

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-176099

(43)Date of publication of application : 02.07.1999

(51)Int.Cl. G11B 20/10
G11B 20/10
G11B 20/18

(21)Application number : 10-268083 (71)Applicant : DAEWOO ELECTRON CO LTD
(22)Date of filing : 22.09.1998 (72)Inventor : JUNG MYUNG-HWAN

(30)Priority

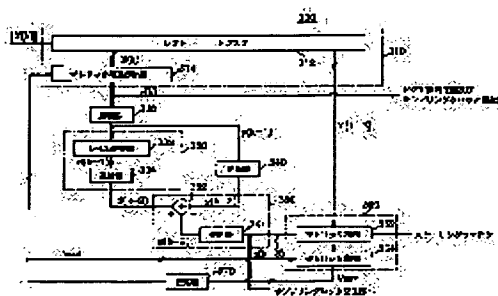
Priority number : 97 9764685 Priority date : 29.11.1997 Priority country : KR

(54) DIGITAL DATA STREAM EQUALIZING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To perform a real-time equalization by generating a renewal weighted vector based on a scaling factor, a weighted vector, an error signal and a data vector.

SOLUTION: A matrix product and sum part 314 processes a weighted vector W_{old} and a data vector $X(k)$ from a delay device 370 to generate an equalization data signal $y(k)$. The delay device 354 delays an error signal $e(k-2)$ by one sampling period and transmits a delayed error signal $e(k-3)$ to a weighted renewal part 360, etc. A matrix product part 362 receives this delayed error signal, a scaling factor and the received signal of the data vector $X(k-3)$ and multiplies this received signal by the scaling factor. Then, a matrix sum part 364 calculates a new weighted vector W_{new} according to an old weighted vector W_{old} from the delay device 370 and the multiplication result from the matrix product part 362.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-176099

(43)公開日 平成11年(1999) 7月2日

(51)Int.Cl.⁶

G 1 1 B 20/10

20/18

識別記号

3 2 1

3 4 1

5 7 0

F I

G 1 1 B 20/10

20/18

3 2 1 A

3 4 1 Z

5 7 0 F

審査請求 未請求 請求項の数7 O L (全 7 頁)

(21)出願番号 特願平10-268083

(22)出願日 平成10年(1998) 9月22日

(31)優先権主張番号 P 1 9 9 7 - 6 4 6 8 5

(32)優先日 1997年11月29日

(33)優先権主張国 韓国 (K R)

(71)出願人 591213405

大宇電子株式會▲社▼

大韓民国ソウル特別市中區南大門路5街
541番地

(72)発明者 鄭 明煥

大韓民国ソウル特別市中區南大門路5街
541番地 大宇電子株式會社内

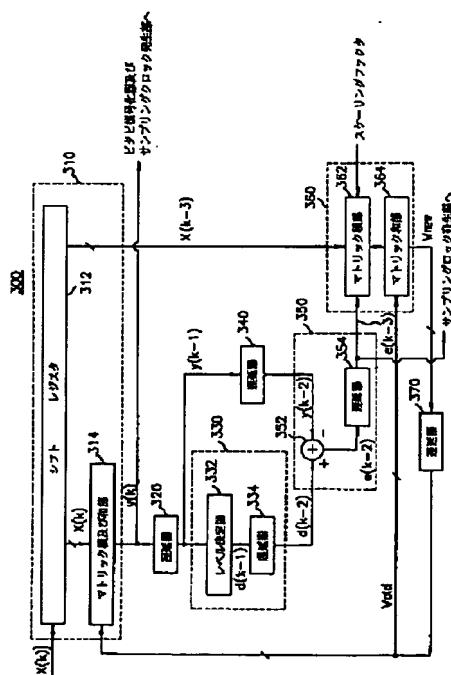
(74)代理人 弁理士 大島 陽一

(54)【発明の名称】 デジタルデータストリーム等化装置

(57)【要約】

【課題】 デジタルVCRシステムにおいて実時間等化が可能である等化装置を提供する。

【解決手段】 新重み付きベクトル W_{new} を格納し予め格納された重み付きベクトルを旧重み付きベクトル W_{old} として発生する遅延器と、第1データベクトル及び第2データベクトルを発生し、等化データ信号 $y(k)$ を発生するフィルタと、 $y(k)$ を格納し予め格納された等化データ信号 $y(k-1)$ を発生する遅延器と、 $y(k-1)$ を格納し予め格納された等化データ信号 $y(k-2)$ を発生する遅延器と、 $y(k-1)$ を決定信号 $d(k-1)$ に変換し予め変換された決定信号 $d(k-2)$ を発生する信号レベル決定部と、 $d(k-2)$ と $y(k-2)$ との差分から誤差信号 $e(k-2)$ を検出し、予め検出された誤差信号 $e(k-3)$ を発生する誤差検出部と、 W_{new} を発生する重み付き更新部とを含む。



【特許請求の範囲】

【請求項 1】 デジタルデータストリームの等化を行う等化装置であって、

更新重み付きベクトル W_{new} を格納し、予め格納された重み付きベクトルを旧重み付きベクトル W_{old} として発生する第 1 遅延器と、

N 個の成分を有する重み付きベクトルと、

前記デジタルデータストリームに応じて、各々が N 個の成分を有する、 $[x(k), x(k-1), \dots, x$

$(k-N+1)]$ である第 1 データベクトル $X(k)$ と $[x(k-3), x(k-4), \dots, x(k-N-2)]$ である第 2 データベクトル $X(k-3)$ とを発生し、前記第 1 データベクトル $X(k)$ 及び前記旧重み付きベクトル W_{old} に基づいて等化データ信号 $y(k)$ を発生するデータベクトル発生手段と、

前記等化データ信号 $y(k)$ を格納し、予め格納された等化データ信号 $y(k-1)$ を発生する第 2 遅延器と、

前記等化データ信号 $y(k-1)$ を格納し、予め格納された等化データ信号 $y(k-2)$ を発生する第 3 遅延器と、

前記等化データ信号 $y(k-1)$ を、所定の値のうちの何れかを有する決定信号 $d(k-1)$ に変換させ、予め変換された決定信号 $d(k-2)$ を発生する変換手段と、

前記決定信号 $d(k-2)$ と前記等化データ信号 $y(k-2)$ との間の差分を求めて誤差信号 $e(k-2)$ を検出し、予め検出された誤差信号 $e(k-3)$ を発生する誤差信号検出手段と、

スケーリングファクタ μ 、前記旧重み付きベクトル W_{old} 、前記誤差信号 $e(k-3)$ 及び前記データベクトル $X(k-3)$ に基づいて、前記更新重み付きベクトル W_{new} を発生する更新重み付きベクトル発生手段とを含むことを特徴とするデジタルデータストリーム等化装置。

【請求項 2】 前記データベクトル発生手段が、前記データベクトル $X(k)$ 及び $X(k-3)$ を発生するシフトレジスタと、

前記データベクトル $X(k)$ 及び前記旧重み付きベクトル W_{old} に基づいて、前記等化データ信号 $y(k)$ を求める等化手段とを有することを特徴とする請求項 1 に記載のデジタルデータストリーム等化装置。

【請求項 3】 前記変換手段が、前記等化データ信号 $y(k-1)$ のレベルを決定して、前記決定信号 $d(k-1)$ を発生するレベル決定手段と、前記決定信号 $d(k-1)$ を格納し、前記予め格納された決定信号 $d(k-2)$ を発生する第 4 遅延器とを有することを特徴とする請求項 2 に記載のデジタルデータストリーム等化装置。

【請求項 4】 前記誤差信号検出手段が、

前記スケーリングファクタ μ 、前記誤差信号 $e(k-3)$ 及び前記データベクトル $X(k-3)$ を乗算して乗算結果を発生する乗算手段と、

前記旧重み付きベクトル W_{old} 及び前記積結果に基づいて、前記更新重み付きベクトル W_{new} を求める加算手段とを有することを特徴とする請求項 4 に記載のデジタルデータストリーム等化装置。

【請求項 6】 前記所定の値が 3 値であることを特徴とする請求項 5 に記載のデジタルデータストリーム等化装置。

【請求項 7】 前記等化装置が、デジタルビデオカセットレコーダであることを特徴とする請求項 6 に記載のデジタルデータストリーム等化装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタルビデオカセットレコーダ (VCR) システムに用いられる等化装置に関し、特に、その VCR システムにおいて実時間適応等化を行い得る等化装置に関する。

【0002】

【従来の技術】従来のデジタル VCR システムは、磁気記録媒体上に例えば、ビデオデータやオーディオデータ等のデジタルデータを記録する記録部と、磁気再生チャネルを通じて該磁気記録媒体上に記録されたデータを取出す再生部とに分けられる。データの記録／再生プロセスの際、データの符号間干渉 (intersymbol interference: ISI) が発生ことになる。このような問題を改善するために、従来のデジタル VCR システムは例えば、Partial Response class-IV (PR クラス-IV) 技法のような部分応答方法を採用している。この部分応答方法の基本概念は、データストリーム内の干渉を完全に除去するより、制御方式で記録されるべきデータストリームに所定の相関性干渉を導入することである。記録されるデータ内に制御された量の ISI を導入することによって、再生部における干渉を効果的に減少させることができる。

【0003】図 1 は、PR クラス-IV 技法を採用する従来のデジタル VCR システムの概略的なブロック図である。この従来のデジタル VCR システムはプリコード 100、磁気記録／再生チャネル 110、等化器 1

20、再生エンコーダ130及びデータ検出器140から構成される。

【0004】記録プロセスの際、2進データ値を有する入力データ信号がプリコード100に入力される。このプリコード100は2ビット遅延器及びモジュロ-2加算器より構成され、受け取った入力データ信号をプリコーディングして伝達関数（例えば、 $1/(1-D)^2$ ）を生成する。その後、伝達関数 $1/(1-D)^2$ によって記録データ信号が磁気記録/再生チャンネル110に記録される。この伝達関数 $1/(1-D)^2$ は、PRクラス-I V方法における記録部の特性である。

【0005】一方、再生プロセスの際には、記録データ信号は磁気記録/再生チャンネル110から読取られ、等化器120により等化される。この場合、等化データ信号は、各データ値が「-1」、「0」、「1」の3値のうちの何れかであるデータストリームである。

【0006】等化が終わった後、等化器120は等化データ信号を再生エンコーダ130に伝送する。この時、磁気記録/再生チャンネル110より等化器120への伝達関数は $(1-D)$ であり、この伝達関数は再生プロセスの差分特性を意味する。

【0007】再生エンコーダ130において、等化データ信号のデータ値は前データ値に加算される。この再生エンコーダ130は当技術分野において公知のように加算器及び1ビット遅延器より構成され、 $(1+D)$ の伝達関数を見現する。従って、これらの伝達関数 $(1-D)$ 及び $(1+D)$ は、磁気記録/再生チャンネル110と再生エンコーダ130との間で具現される。

【0008】再生エンコーダ130からの符号化データ信号はデータ検出器140に伝送される。このデータ検出器140は、該符号化データ信号における3値データを2値データ（即ち、0及び1）に変換することによって、該入力データ信号を再生する。即ち、符号化データ信号において値1及び値-1は2値「1」に設定され、値0は2値「0」に設定される。

【0009】しかしながら、上述した従来のデジタルVCRシステムの構造は簡単であるが、データのISIがデータの記録密度に伴い増加するため、記録密度が増加するほど記録データを正確に検出することが難しくなる。

$$N-1$$

$$y(k) = \sum_{i=0}^{N-1} W_i \cdot x(k-i) \quad \text{式(1)}$$

【0015】上記式1は、下記のようなベクトル内積によって簡単に表現され得る。

$$y(k) = X(k)^T \cdot W = W^T \cdot X(k) \quad \text{式(2)}$$

【0017】重み付きベクトルW及びデータベクトルx(k)は全てN次元の列ベクトルであり、下記のように

【0010】最近、上記の短所を改善するために、PRML (Partial Response Maximum Likelihood) 技法が開示されている。従来技術によるPRML技法を図2を参照して説明する。

【0011】図2は、PRML技法を採用する従来のデジタルVCRシステムのブロック図である。従来のVCRシステムはA/D変換器200、等化器220、ビタビ復号化器240及びサンプリングクロック発生部260を含む。等化器220はフィードフォワードフィルタ222、遅延器224、重み付き更新制御部226、信号レベル決定器228及び誤差検出器230を有する。サンプリングクロック発生部260はタイミング再生部262、D/A変換器264及び電圧制御発振器(VCO)266を有する。

【0012】A/D変換器200は、アナログ再生データ信号をデジタルデータ信号x(k)に変換する。このアナログ再生データ信号は例えば、図1中の磁気記録/再生チャンネルに含まれたヘッドアセンブリ（図示せず）によって、記録媒体（例えば、磁気テープ）から得られる。このようなA/D変換は、サンプリングクロック発生部260から入力されたサンプリングクロックに応じて行われる。このサンプリングクロック発生部260はサンプリングクロックタイミングを再生することによって、再生サンプリングクロックタイミングに基づいて新たなサンプリングクロックを発生する。A/D変換器200から生成されたデジタルデータ信号x(k)は、フィードフォワードフィルタ222及び重み付き更新制御部226に各々伝送される。

【0013】フィードフォワードフィルタ222はA/D変換器200から受け取ったデジタルデータ信号x(k)をフィルタリングして、等化データ信号y(k)を発生する。この等化データ信号y(k)はデジタルデータ信号x(k-i)と遅延器224から供給されたしるべき重み付き値W_iとの積の和である。ここで、Nが1より大きい正の整数であるとき、iは0より(N-1)までの範囲を有する。このような関係は下記式のように表現され得る。

【0014】

【数1】

【0016】

【数2】

$$\text{式(2)}$$

定義され得る。

【0018】

【数3】 $W = [W_0, W_1, W_2, \dots, W_{N-1}]^T$ 式(3)
 $X(k) = [x(k), x(k-1), \dots, x(k-N+1)]^T$

【0019】重み付きベクトル $W(k)$ 及びデータベクトル $X(k)$ は N 次元の行ベクトルの形態であり得る。そして、 $y(k)$ は $y(k) = X \cdot W^T = W \cdot X^T$ として表示され得る。

【0020】等化データ信号 $y(k)$ は誤差検出器230、信号レベル決定器228及びビタビ復号化器240に各々伝送される。

$$e(k) = d(k) - y(k)$$

【0023】誤差信号 $e(k)$ は、誤差検出器230から重み付き更新制御部226及びサンプリングクロック発生部260に各々伝送される。重み付き更新制御部226は誤差信号 $e(k)$ 、デジタルデータ信号 $x(k)$ 及び遅延器224からの遅延重み付きベクトル W

$$W_{new} = W_{old} + \mu \cdot e(k) \cdot X(k)$$

【0025】ここで、 μ は例えば、主制御装置(図示せず)から入力された、データの集束を制御するスケーリングファクタである。しかる後、重み付き更新制御部226は、新たな重み付きベクトル W_{new} を遅延器224を通じてフィードフォワードフィルタ222に伝送する。この重み付きベクトル W_{new} は後続するサンプリングクロック周期において $y(k+1)$ を計算するのに用いられる。

【0026】タイミング再生部262は、等化データ信号 $y(k)$ 及び誤差信号 $e(k)$ に基づいて新たなサンプリングクロックタイミングを再生する。調整されたサンプリングクロックタイミングは、D/A変換器264及びVCO266により処理され、A/D変換器200にサンプリングクロック信号として供給される。

【0027】ビタビ復号化器240は、従来のビタビ復号化アルゴリズムに基づいて等化データ信号 $y(k)$ を処理して検出データ信号を発生する。

【0028】上述したように、重み付きベクトル W の更新は $y(k)$ 、 $d(k)$ 及び $e(k)$ を必要とするが、それは上記式1、式4、5に従う全てのプロセスが1サンプリングクロック周期内で順次的に行われるべきであることを意味する。例えば、サンプリングクロックが41.85MHzである場合、 W_{new} に対する $y(k)$ の計算は23.89ns内で連続的に行われるべきであるため、等化器220には非常に高速のデバイスが要求されるという不都合がある。

【0029】

【発明が解決しようとする課題】従って、本発明の主な目的は、デジタルVCRシステムにおいて実時間等化が可能である等化装置を提供することにある。

【0030】

【課題を解決するための手段】上記の目的を達成するために、本発明によれば、デジタルデータストリーム

【0021】信号レベル決定器228は、等化データ信号 $y(k)$ がしかるべき3値(例えば、-1、0、1)のうちの何れかが決定して決定信号 $d(k)$ を発生する。誤差検出器230は決定信号 $d(k)$ 及び等化データ信号 $y(k)$ に応じて、下記式のように $d(k)$ と $y(k)$ との間の差分を計算して誤差信号 $e(k)$ を発生する。

【0022】

【数4】

式(4)

old を受け取って、下記式のような新たな重み付きベクトル W_{new} を発生する。

【0024】

【数5】

式(5)

の等化を行う等化装置であって、更新重み付きベクトル W_{new} を格納し、予め格納された重み付きベクトルを旧重み付きベクトル W_{old} として発生する第1遅延器と、 N 個の成分を有する重み付きベクトルと、前記デジタルデータストリームに応じて、各々が N 個の成分を有する、 $[x(k), x(k-1), \dots, x(k-N+1)]$ である第1データベクトル $X(k)$ と $[x(k-3), x(k-4), \dots, x(k-N-2)]$ である第2データベクトル $X(k-3)$ とを発生し、前記第1データベクトル $X(k)$ 及び前記旧重み付きベクトル W_{old} に基づいて等化データ信号 $y(k)$ を発生するデータベクトル発生手段と、前記等化データ信号 $y(k)$ を格納し、予め格納された等化データ信号 $y(k-1)$ を発生する第2遅延器と、前記等化データ信号 $y(k-1)$ を格納し、予め格納された等化データ信号 $y(k-2)$ を発生する第3遅延器と、前記等化データ信号 $y(k-1)$ を、所定の値のうちの何れかを有する決定信号 $d(k-1)$ に変換させ、予め変換された決定信号 $d(k-2)$ を発生する変換手段と、前記決定信号 $d(k-2)$ と前記等化データ信号 $y(k-2)$ との間の差分を求めて誤差信号 $e(k-2)$ を検出し、予め検出された誤差信号 $e(k-3)$ を発生する誤差信号検出手段と、スケーリングファクタ μ 、前記旧重み付きベクトル W_{old} 、前記誤差信号 $e(k-3)$ 及び前記データベクトル $X(k-3)$ に基づいて、前記更新重み付きベクトル W_{new} を発生する更新重み付きベクトル発生手段とを含むことを特徴とするデジタルデータストリーム等化装置が提供される。

【0031】

【発明の実施の形態】以下、本発明の好適実施例について図面を参照しながらより詳しく説明する。

【0032】図3は、本発明による適応等化器300のブロック図である。この適応等化器300は、フィード

フワードフィルタ310と、3つの遅延器320、340、370と、信号レベル決定部330と、誤差検出部350と、重み付き更新部360とを含む。フィードフワードフィルタ310は、図2中のA/D変換器200から入力されたデジタルデータストリーム{x(k)}をフィルタリングして、等化データストリーム{y(k)}を出力する。ここで、kはデジタルデータ信号の次数を表すインデックスである。フィードフワードフィルタ310はシフトレジスタ312及びマトリック積及び和部314を有する。シフトレジスタ31

$$X(k) = [x(k), x(k-1), \dots, x(k-N+1)]$$

$$X(k-3) = [x(k-3), x(k-4), \dots, x(k-N-2)]$$

式(6)

【0034】マトリック積及び和部314は、上記式1、2に基づいて遅延器370から入力された重み付きベクトル W_{old} 及びデータベクトル $X(k)$ を処理して、等化データ信号 $y(k)$ を発生する。ここで、 W_{old} は例えば、式3によって定義されたようにN個の成分を有する。その後、等化データ信号 $y(k)$ は遅延器320、図2中のビタビ復号化器240及びサンプリングクロック発生部260に各々伝送される。遅延器320においては、等化データ信号 $y(k)$ が1サンプリングクロック周期だけ遅延され、その結果として等化データ信号 $y(k-1)$ が信号レベル決定部330及び遅延器340に各々供給される。遅延器340は受け取った等化データ信号 $y(k-1)$ を格納すると共に、等化データ信号 $y(k-2)$ を誤差検出部350に伝送する。

【0035】信号レベル決定部330はレベル決定器332及び遅延器334を有する。レベル決定器332は等化データ信号 $y(k-1)$ を受け取った後、該等化データ信号 $y(k-1)$ を予め定められた値(例えば、3

$$e(k-2) = d(k-2) - y(k-2)$$

【0038】減算器352からの誤差信号 $e(k-2)$ は遅延器354に伝送される。遅延器354は誤差信号 $e(k-2)$ を1サンプリングクロック周期だけ遅延させ、その結果として遅延誤差信号 $e(k-3)$ を重み付き更新部360及びサンプリングクロック発生部260に各々伝送する。

【0039】重み付き更新部360はマトリック積部362及びマトリック和部364より構成される。マトリック積部362は誤差検出部350からの誤差信号 $e(k-3)$ と、例えば、主制御装置(図示せず)からの

$$W_{new} = W_{old} + \mu \cdot e(k-3) \cdot X(k-3) \quad \text{式(8)}$$

【0041】新重み付きベクトル W_{new} は重み付き更新部360から遅延器370へ伝送され、遅延器370によって1サンプリングクロックの周期だけ遅延される。遅延された W_{new} は後続するサンプリングクロックにて旧重み付きベクトル W_{old} としてマトリック積及び和部314及びマトリック和部364に各々供給される。

【0042】上記において、本発明の好適な実施の形態

2は図2中のサンプリングクロック発生部260から入力されたサンプリングクロックに基づいて、所定のタップの数に従ってデジタルデータストリーム{x(k)}をシフトさせ、データベクトル $X(k)$ 及び $X(k-3)$ をマトリック積及び和部314及び重み付き更新部360に各々供給する。各データベクトル $X(k)$ 及び $X(k-3)$ は、N個の成分を有し、下記式の通り定義されることができる。

【0033】

【数6】

値-1、0、1)のうちの対応する1つの値として決定して、図2中の信号レベル決定器228の方法と同様に3レベル決定信号 $d(k-1)$ を発生する。この3レベル決定信号 $d(k-1)$ は遅延器334に伝送される。この遅延器334は該決定信号 $d(k-1)$ を格納すると共に、決定信号 $d(k-2)$ を誤差検出部350に供給する。

【0036】誤差検出部350は信号レベル決定部330からの決定信号 $d(k-2)$ 及び遅延器340からの等化データ信号 $y(k-2)$ を受信する。この誤差検出部350は減算器352と遅延器354とより構成される。減算器352は例えば、3値-1、0、1のうちの何れかを有する決定信号 $d(k-2)$ 及び等化データ信号 $y(k-2)$ を受け取った後、受信信号間の差分を計算して、誤差信号 $e(k-2)$ を発生する。この誤差信号 $e(k-2)$ は下記のように定義される。

【0037】

【数7】

式(7)

スケーリングファクタ μ と、シフトレジスタ312からのデータベクトル $X(k-3)$ とを受取る。その後、マトリック積部362は該受信信号とスケーリングファクタとの乗算を行う。マトリック和部364は、遅延器370からの旧重み付きベクトル W_{old} 及びマトリック積部362からの乗算結果に応じて、新重み付きベクトル W_{new} を計算する。この新重み付きベクトル W_{new} は下記のように定義することができる。

【0040】

【数8】

について説明したが、本発明の請求範囲を逸脱することなく、当業者は種々の改変をなし得るであろう。

【0043】

【発明の効果】従って、本発明によれば、新重み付きベクトル W_{new} が誤差信号 $e(k-3)$ に基づいて得られるので、 $y(k)$ 、 $d(k-1)$ 及び $e(k-2)$ 及び W_{new} の各計算過程を1サンプリングクロック周期の間

に行うことによって、データ信号の実時間等化をより一層効率的に行うことができる。

【図面の簡単な説明】

【図1】PRクラス—IV技法を採用する従来のデジタルVCRシステムの概略的なブロック図である。

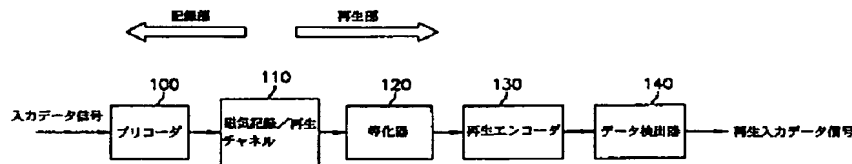
【図2】PRML技法を採用する従来のデジタルVCRシステムのブロック図である。

【図3】本発明による適応等化器のブロック図である。

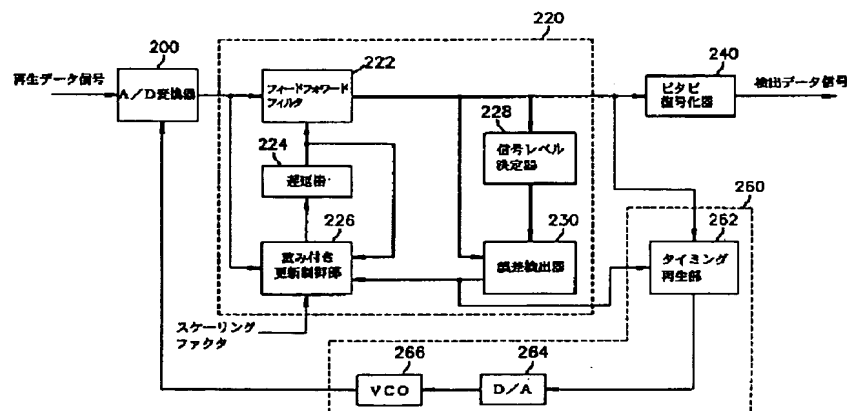
【符号の説明】

- 310 フィードフォワードフィルタ
- 320、340、370 遅延器
- 330 信号レベル決定部
- 350 誤差検出部
- 360 重み付き更新部

【図1】



【図2】



【図3】

